Five-port Coupler – On the way to Poor Man's VNA (#2) 5 ポート・カップラ - お手軽 VNA を目指して (#2) 武安義幸 / JA6XKQ

まず手始めに、5 ポート・カップラの特性について理想的な伝送路でシミュレーションをおこないました。2次元電磁界シミュレータを経て実際の工作へ進むために、前回のシミュレーションで試した電気的なパラメータを、今回は物理的なパラメータへ換算します。

基板材質

当初は誘電率が判明しているテフロン基板(r = 2.6、h = 1.56 mm)を用いてマイクロストリップラインの設計を行ないましたが、ストリップラインの幅が広くなり過ぎてラインが干渉してしまい、アートワークが不可能となってしまいました。そこで、基板の厚みを薄くしてストリップラインの幅を狭くする方針へ変更しました。プリント基板の入手性から、ガラスエポキシで厚み 0.4 mm

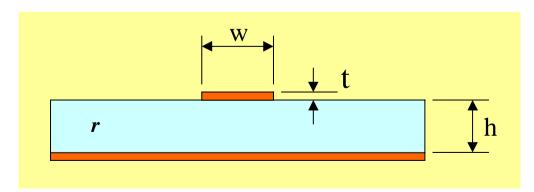


図-1: マイクロストリップラインの寸法定義

で設計します。図-1 にマイクロストリップラインの寸法定義を示します。基板のパラメータは以下のとおりです。

比誘電率 r: 4.9

誘電体厚さ h : 0.4 mm 導体厚さ t : 18 μ m

比誘電率は、方向性結合器の設計時に行なったように、基板のキャパシタンスを測定することで算出した値です。ガラスエポキシ基板の場合、基板毎に比誘電率はバラつくので、比誘電率の実測は不可欠です。

マイクロストリップラインの設計には、方向性結合器の設計でもお世話になりました アイラボラトリー のオンラインツールを使用します。

http://www1.sphere.ne.jp/i-lab/ilab/tool/ms_line.htm

マッチング・セクション追加型の5 ポート・カップラ

電気的な設計パラメータは次のとおりです。 Z_0 は 50 で、 g は中心周波数での波長です。中心周波数は 2400 MHz とします。記号のつけ方は前回を参照して \langle ださい。

$$Z1 = 0.333 Z_0$$
 $I1 = 0.2103 g$
 $Z2 = 0.64 Z_0$ $I2 = 0.25 g$

$$Z3 = 1.147 Z_0$$
 $I3 = 0.25 g$

これらのパラメータを上記のオンラインツールを用いて、物理的な寸法(ストリップラインの幅と長さ)に変換します。

W1 = 3.22 mm I1 = 12.89 mm

W2 = 1.37 mm I2 = 16.01 mm

W3 = 0.53 mm I3 = 16.76 mm

注意すべき点は、 g がインビーダンスよって変化することで

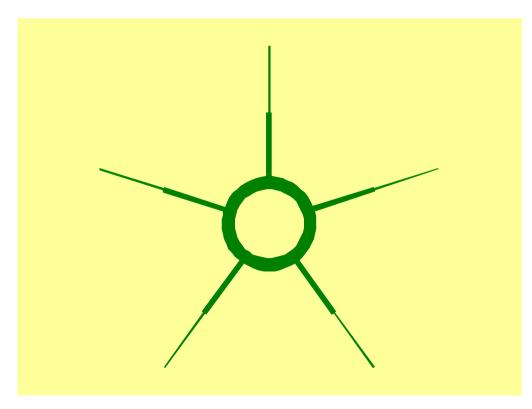


図-2: マッチング・セクション追加型のアートワーク

す。電気的には同じ 1/4 波長の *Z2 と Z3* の実効長が異なっています。オンラインツールでは、この実効長が算出されます。

2次元電磁界シミュレータへの入力ファイルとして、計算結果を **図-2** に示すように製図します。製図にあたっては、*Z2* の長さの 基準を *Z1* の幅の中心からとるべきか、幅の端からとるべきか 迷いますが、まさにそのような観点を確認するのが2次元電磁 界シミュレータの目的であり、ここではとりあえず幅の端を長さの基準点としておきます。

多段マッチング・セクション型の5 ポート・カップラ

同様に電気的なパラメータを物理的な寸法に変換します。

 $Z1 = 2.222 Z_0$ I1 = 0.3373 g

 $Z2 = 0.286 Z_0$ I2 = 0.1916 g

 $Z3 = 0.265 Z_0$ I3 = 0.1159 g

 $Z4 = 0.443 Z_0$ I4 = 0.185 g

 $Z5 = 0.804 Z_0$ $I_5 = 0.185 q$

結果は以下のとおりです。

W1 = 0.09 mm I1 = 24.00 mm

W2 = 3.87 mm I2 = 11.64 mm

W3 = 4.24 mm I3 = 7.01 mm

W4 = 2.25 mm I4 = 11.54 mm I5 = 12.05 mm

図-3 にアートワークを示します。図は概略形状を示すものであり、エッチングのためのマスクを意図したものではありません。

参考とした文献では Z1 と Z2 が同心円となるように最適化が行なわれているのですが、ここでの設計では用いた基板のパラメータから導出されたストリップラインの幅と長さの制約から、 Z1 と Z2 を同心円状に配置することが不可能です。そのため、

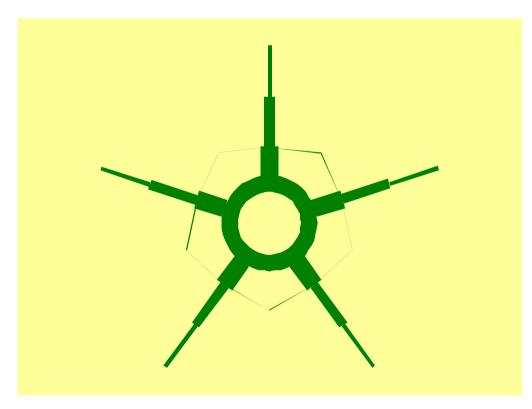


図-3 : 多段マッチング・セクション型のアートワーク

21を多角形の配置としました。

まとめ

前回のシミュレーションで試した電気的なパラメータを、今回は物理的なパラメータへ換算し、マイクロストリップラインのアートワークを行ないました。

使用予定の基板の制約(比誘電率と基板厚さ)から、一部のラインが非常に細いものとなり、実現性に疑問が残る結果となりました。

実現可能なライン幅にした時に特性劣化がどうなるのか、シミュレーションで確認を行ないたいと思います。基板材質の変更も併せて検討したいと考えています。

//