

Poor man's PLL Sweeper

武安義幸 / JA6XKQ

自作の治具として信号源は必須です。安定度、出力レベルともに手ごろで、かつ自作が簡単な信号源として、パソコン等で使用されている水晶・オシレータのモジュールを使用していました。しかし、自作対象物の周波数特性を調べたい時には、水晶・オシレータの高調波を利用するのでは周波数間隔が広すぎるため、連続可変のスィーパーが欲しくなってしまいます。測定系として、レベル読み取りをSバンドの受信系そのもの

で行なうと、受信系IFがナローバンド故に周波数の安定度が必要となります。フリーランのVCOではSバンドでは周波数安定度が実用にならず、PLLが必須です。

PLLのオシレータを素から作るのでは「ミイラ盗りがミイラ」になってしまいますので、市販のチューナー・モジュールの局発をスイーパーに仕立ててみました。

仕様

周波数 : 1.35 ~ 2.6 GHz



写真-1 : PLLスィーパーの外観

(C) 2003, Yoshiyuki Takeyasu / JA6XKQ

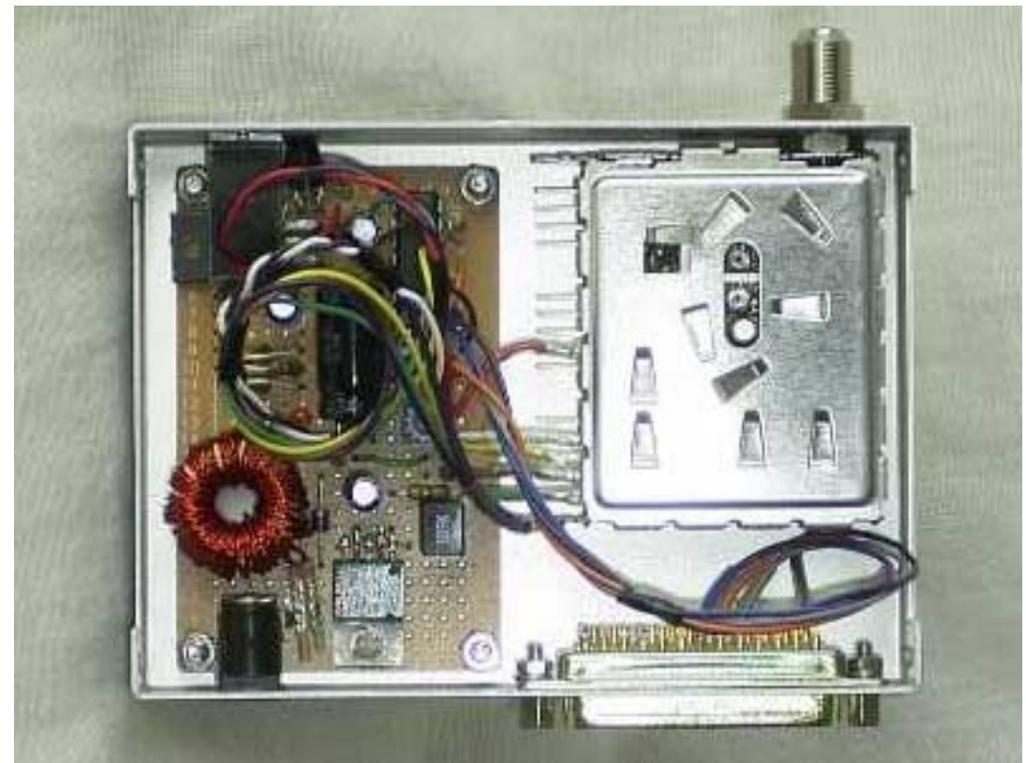


写真-2 : PLLスィーパーの内部

(C) 2003, Yoshiyuki Takeyasu / JA6XKQ

チューニング・ステップ : 256 kHz
周波数制御 : PCのプリンタ・ポート利用
電源電圧 : +12 V DC

IF周波数 : 479.5 MHz (逆コンバージョン)
同調電圧 : +30 V
電源電圧 : +5 V

チューナー・モジュールについて

秋月電子通商で販売されているシャープ製のDBS用チューナー・モジュールです。販売されているモジュールには二種類あり、外観上ではコネクタが1個か2個の相違があります。コネクタが1個のものはPLL回路が内蔵されていないため、ここでは使用できません。前頁での写真ではコネクタが1個しかありませんが、実装の制約から2個のコネクタのうち1個を外したままで、使用しているものは、PLL回路内蔵のコネクタ2個タイプです。

注：このスイーパーを製作したのは2002年9月のことであり、その当時は、秋月の店頭でPLL回路内蔵のコネクタ2個タイプを買うことができました。この記事を書いている2003年11月時点では、秋月の店頭では、コネクタ1個タイプしか見ておりません。ただ、秋月のホームページ (<http://akizukidenshi.com/catalog/items2.php?q=db&s=score&p=1&r=1&page=#M-00242>) の通信販売で検索(商品コード: M-242)してみると、コネクタ2個タイプが出てきますので、通信販売で購入可能「かも」かもしれません。

チューナー・モジュールのメーカー資料を検索したのですが、そのものずばりのデータシートは発見できませんでした。判明した範囲では、2世代ほど前のヨーロッパ仕様のものようです。

入力周波数 : 900 ~ 2150 MHz

この周波数構成と予備実験から、局発の周波数としては 1.35~2.6 GHzをカバーしていると判り、Sバンド用スイーパーとして仕立てることにしました。自作でオクターブをカバーするVCOを作るのは至難です。チューナーのチップで高性能ぶりには感心します。

このチューナーはATVでは定番のようで、FMTVのフロントエンドとしての使用例をインターネット上で多く見ることができます。その中から、JR1AVO局のホームページ (<http://www.t-cnet.or.jp/~jr1avo/index.html>) を参考にしました。

PLLの制御

三洋のLC7215FMがPLL用ICとして使用されています。データシートは三洋のホームページ (<http://www.semicon.sanyo.co.jp>) でLC7215FMを検索すると出てきます。

ICの制御は、DATA(データ)、CL(クロック)およびCE(チップ・イネーブル)の三線で行なわれおり、これら三線がチューナー・モジュールから外部に出ています。

DATAには、分周数データ(14ビット)、モード選択(2ビット)、基準周波数選択(2ビット)、プログラムディバイダ入力感度切換え(1ビット)およびDOUT出力(1ビット)の合計20ビットを、CLのク

ロックに同期させてシリアルに入力します。
周波数を変えるには分周数データを制御し、他のパラメータは固定値とします。

LC7215FM単体での入力周波数は20MHzまでであり、チューナー・モジュールとしては、256分周のプリスケラ(富士通製MB510)を用いることで1~2GHz帯のPLLを構成しています。したがって、目的周波数を f_{out} 、分周数を n 、基準周波数を f_{ref} とすると、

$$f_{out} = 256 \times n \times f_{ref}$$

という関係で周波数が決まります。ここで、基準周波数 f_{ref} は、出力周波数を(およそ)1MHzステップで制御したいので、LC7215FMの設定値として1kHzを選択します。結果として、正確には256kHzステップでの周波数制御となります。

チューナ・モジュールの改造

モジュール内の局発信号はミキサーに接続されていますので、その信号を途中から外部へ取出す改造が必要です。

写真-3に信号の取出し点を示します。局発信号はC1からC2を経由してミキサーへ接続されていますので、C2を取外して、“LO output”と示したC2の取外し跡から信号を取出します。

写真-4に信号取出しケーブルの引回しの様子を示します。ポイントは、ケーブルの外皮を全長にわたってモジュールのシールド

ド・ケースに半田付けすることです。当初は、取出し点とコネクタ部、そして中間の3点のみをシールド・ケースに半田付けしたのですが、出力の周波数特性に約100MHz周期のリップルを生じたので、ケーブルの全長にわたって接地したところ、リップルが解消しました。

F型コネクタ部は、コネクタ芯線をプリント基板から浮かし、そこへケーブルをつなぎ込みます。ケーブル外皮はコネクタ近直で接地することが肝要です。

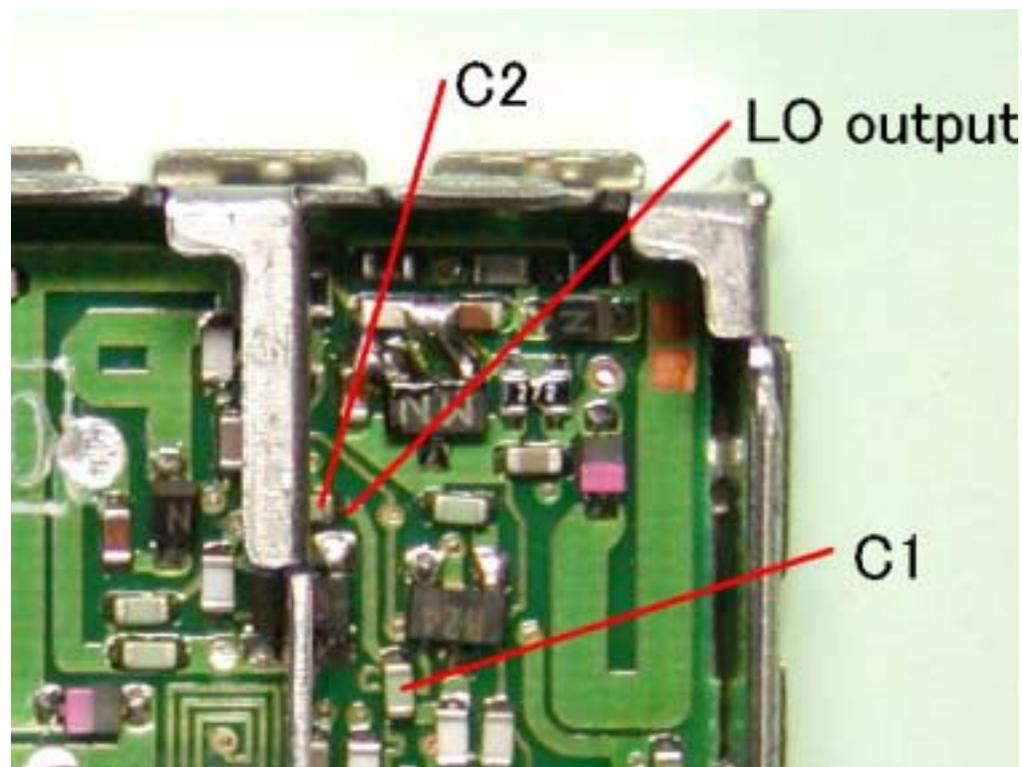


写真-3 : 信号の取出し点
(写真提供: JH1CMP/井関守三氏)

制御プログラム

チューナー・モジュールのPLL設定には、PCの平行ポート(プリンタ・ポート)を使用しました。PICやAVR等のワンチップ・マイコンで制御する例をインターネット上で多く見かけますが、Windowsプログラミングの習作という位置付けと、今後、PCを中心として測定治具を作り上げたいという目論見から、PCによるPLL制御としました。とは言え、制御系ハードウェアを作る必要が無いというのが一番の魅力かもしれません。

プログラムはDelphiを用いて開発し、Windows 2000上で動作し



写真-4 : 信号取出しケーブルの引回し

(C) 2003, Yoshiyuki Takeyasu / JA6XKQ

ます。NT系の2000やXPでは平行ポート等のハードウェアを直接操作することは本来できないのですが、ZLPortIO (Zloba Alexander氏作)なるフリーのライブラリを使用することで直接操作が可能となりました。(<http://www.torry.net/portaccess.htm>)

ZLPortIOは汎用のライブラリなので、設定すべきパラメータ(変数)がいくつかあります。そのなかでも、ポートへの出力速度に関するパラメータを高速にしないと、出力パルスが1Hz程度の超低速になるので注意が必要です。(デバッグには重宝、、、) 高速にすると約800kHzの速度になり、今度はチューナー・モジュールのPLL-ICが応答できなくなるので、出力にウェイト(約1ミリ秒)が必要です。

制御プログラムの操作画面を図-1に示します。操作は単純で、使用するプリンタ・ポートの指定と、出力周波数を入力して“SET”ボタンをクリックするだけです。周波数は1MHz単位で入力するようになっていますが、正確には256kHzステップなので誤差を生じます。周波数マーカーと言うよりも、周波数特性の概略をス

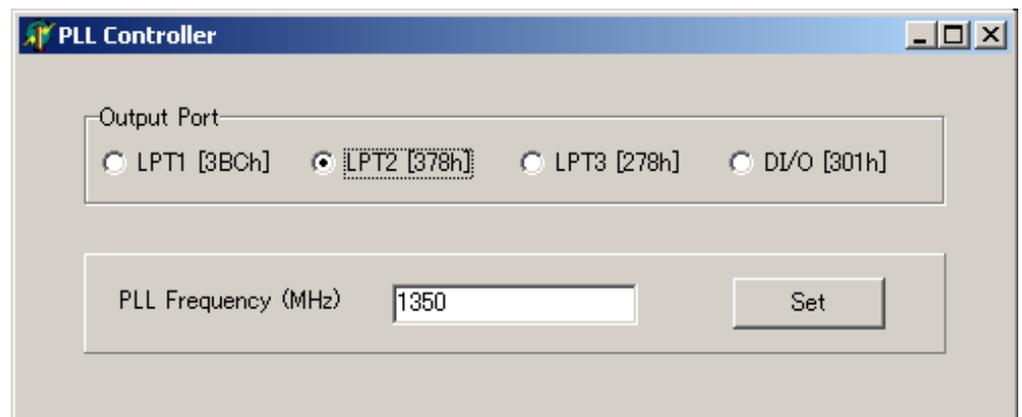


図-1 : 制御プログラムの操作画面

(C) 2003, Yoshiyuki Takeyasu / JA6XKQ

イーブすることが目的なので、ここでは1MHz単位での入力で見事にしています。

この制御プログラムでは、手動で周波数を入力するのでPLLのロックアップ・タイムは無視できますが、トラッキング・ジェネレータとしてプログラムで連続的に周波数を変える時には、PLLのロックアップ・タイムについて考慮が必要です。できるだけ速いスイープを行ないたいところですが、数十ミリ秒毎の周波数設定では速すぎ、約100ミリ秒待てば安定することが判りました。本来、DBSのFM-TV用のチューナなので(フェーズ・ノイズ重視ではなく)、PLLのループ・フィルタの時定数も小さい(=短いロックアップ・タイム)だろうと漠然と考えていたところ、足をすくわれてしまいました。

VCOの電源

VCOの電源電圧が30Vと高めであり、その確保が少々面倒です。残留FMの観点からローノイズな電源が必要です。

当初、チューナ・モジュールと同じく秋月で販売されている74AC(HC)14を使用した小出力のDC-DCコンバータキット(商品コード: K-82)を試してみたのですが、ロード・レギュレーションとノイズの観点から今回の使用には耐えないことが判りました。

ロード・レギュレーションの問題としては、PLLの出力電圧が25V程度までの周波数領域では良いのですが、30V程度の電圧を必要とする2.6GHz近くでは電源電圧が(DC-DCコンバータ出力を無負荷で30Vに合わせておいても)ドロップしてしまうのでPLL

がロックすることができません。

ノイズの問題としては、DC-DCコンバータのスイッチング・ノイズがVCOにFM変調を掛けます。件のキットでは、レベル検出としてナローFMはおろかワイドFMでも残留FMのデビエーションでうまくレベル検出ができない(フィルタによるトランケーションでレベル変動する)ものでした。また、可聴域でのノイズが発生します。キットとしては、30Vよりも高い電圧を発生することが可能なので、出力にシリーズ・レギュレータを入れることでノイズとロー



写真-5 : 30V電源

手前=DC-DCコンバータ・モジュール
後方=006P(9V)乾電池を直列接続

ドレギュレーションの問題を解決できるかもしれないと考えましたが、出力の電流容量がそもそも足りないであろうと、使用を断念しました。

これら二点の問題を手っ取り早く確認するために、乾電池をVCO電源として実験してみました。30Vを乾電池で？ 30Vには少し足りませんが、27Vならば簡単にできます。(写真-5)

実験の結果、電源がローノイズであれば、ナローFMでもほぼ無変調のキャリアとして検出可能であることが確認できました。「ほぼ無変調」というのは、可聴域外での周波数で残留FMが内部で発生しているようです。

これらの検討を受けて、30VのDC-DCコンバータを作ることになりました。手持ち部品の関係で、National Semiconductor のSIMPLE SWITCHER シリーズ LM2577 (<http://www.national.com/pf/LM/LM2577.html>)を使用しています。手っ取り早くは、写真-5のようなDC-DCコンバータ・モジュールを使用するのが良いでしょう。いずれの電源を使用するにしても、VCOの電源としての消費電流は非常に小さい(バリキャップへの印加のみ)ので、電源の安定化(発振防止)のためにブリーディング電流が必要です。(逆に、秋月キットではこの程度の電流も流せない、、、)ここでは、表示用LEDをブリーダ抵抗の代わりにしました。(目が眩むほど明るい、、、)

全体のまとめ

チューナ・モジュール自身がシールド・ケースを持っているとは

言え、より良いシールドと取り扱い易さの観点から、金属ケースに収納しました。

写真-2に示すように、ユニバーサル基板に電源部とコントロール線のバッファを載せています。電源部の入力電圧は+12Vで、そこから前述のVCO用30Vと、三端子レギュレータで制御用5Vを作っています。

PLLの制御線については、実験ではバッファ無しでもPCプリンタ・ポートから制御可能でしたが、安心のために 74LS04 によるバッファを入れました。

性能

(つづく、、、)